

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07321406 A

(43) Date of publication of application: 08.12.95

(51) Int. Cl

H01S 3/18

(21) Application number: 06116333

(71) Applicant: FURUKAWA ELECTRIC CO LTD:THE

(22) Date of filing: 30.05.94

(72) Inventor: IWAI NORIHIRO
KASUKAWA AKIHIKO

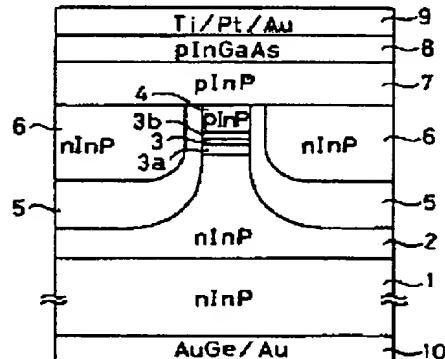
(54) SEMICONDUCTOR LASER DEVICE

(57) Abstract:

PURPOSE: To obtain a semiconductor laser device in which spontaneous emission light creeping into a current constriction layer is pushed back into a stripe-shaped active layer, in which the light confinement effect is enhanced and in which a threshold current is lowered by a method wherein reflectors which act in a direction to return the light creeping from the active layer to the active layer are installed on both side faces of the active layer.

CONSTITUTION: By using an MOCVD method, a second upper clad layer 7 which is composed of a p-type InP layer and a contact layer 8 which is composed of a p-type InGaAs layer are formed. A positive electrode 9 which is composed of a Ti/Pt/Au layer is formed on it. An n-type InP substrate is polished, and a negative electrode which is composed of an AuGe/Au layer is formed under it. Then, this assembly is cleaved in such a way that a resonator length becomes 150 to 200 μ m, and highly reflecting films composed of SiO_2 or the like are formed on both edges.

Since a current constriction layer for a buried-heterostructure semiconductor laser device manufactured in this manner is composed of a combination of a DBR layer 5 and an n-type InP layer 6, a current constriction effect is displayed, an optical confinement effect is enhanced, and a threshold current is lowered.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-321406

(43)公開日 平成7年(1995)12月8日

(51)Int.Cl.⁶

H01S 3/18

識別記号

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数2 OL (全6頁)

(21)出願番号 特願平6-116333

(22)出願日 平成6年(1994)5月30日

(71)出願人 000005290

古河電気工業株式会社

東京都千代田区丸の内2丁目6番1号

(72)発明者 岩井 則広

東京都千代田区丸の内2丁目6番1号 古
河電気工業株式会社内

(72)発明者 稲川 秋彦

東京都千代田区丸の内2丁目6番1号 古
河電気工業株式会社内

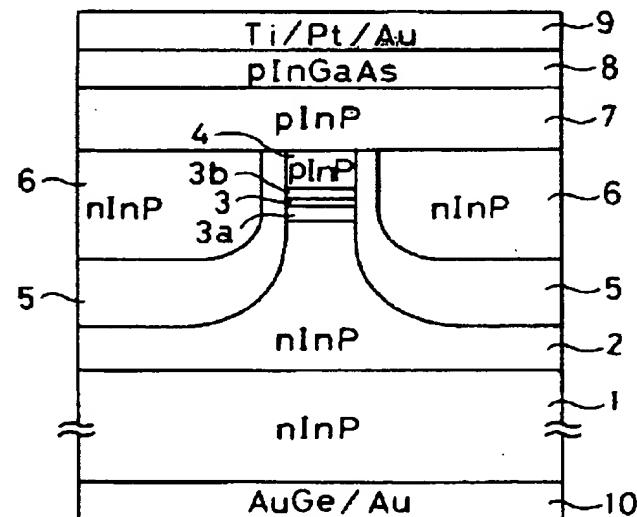
(74)代理人 弁理士 寒川 誠一

(54)【発明の名称】 半導体レーザ装置

(57)【要約】

【目的】 しきい値電流が低い半導体レーザ装置を提供することを目的とする。

【構成】 ストライプ状活性層の両側面に、活性層から滲み出した光を活性層にもどす方向に動作する反射鏡が設けられている半導体レーザ装置である。



【特許請求の範囲】

【請求項1】ストライプ状活性層の両側面に、前記活性層から滲み出した光を前記活性層にもどす方向に動作する反射鏡が設けられてなることを特徴とする半導体レーザ装置。

【請求項2】前記反射鏡は電流狭窄層を兼ねてなることを特徴とする請求項1記載の半導体レーザ装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ストライプ状活性層を挟んで電流狭窄層が設けられている、いわゆる埋め込みヘテロ構造の半導体レーザ装置の改良と、少なくとも上部クラッド層とコンタクト層とがメサ状に突出している、いわゆるリッジストライプ型半導体レーザの改良とに関する。特に、しきい値電流を低減する改良に関する。

【0002】

【従来の技術】従来技術に係る半導体レーザ装置の1例を、図を参照して説明する。

【0003】図8参照図において、1はn型InP基板であり、2はn型InP層よりなる下部クラッド層であり、光放出方向(図において紙面に垂直な方向)に平行なストライプを残して左右が除去されてメサ状とされている。ストライプ状の下部クラッド層2上には、活性層3(例えばバンドギャップ波長が1.36μmであるInGaAsPよりなる井戸層とバンドギャップ波長が1.1μmであるInGaAsPよりなるバリヤ層の8ペアよりなる量子井戸層)と、p型InP層よりなる上部クラッド層4とが形成されている。一方、ストライプを左右方向から挟んで、p型InP層5aとその上に形成されるn型InP層6との組み合わせよりなる電流狭窄層が形成されている。その上に、p型InP層よりなる第2上部クラッド層7が形成され、その上に、p型InGaAs層よりなるコンタクト層8が形成され、その上に、Ti/Pt/Au層よりなる正電極9が形成されており、一方、n型InP基板1は半導体積層体が製造された後厚さが100μm程度に研磨され、AuGe/Au層よりなる負電極10が形成されている。また、ストライプにそう方向の長さ(共振器長)が150~200μmになるように劈開され、両端面に高反射膜(図示せず。)がコートされている。

【0004】正負電極9・10間に順方向電圧が印加されると、正電極9から負電極に向かって電流が流れが、ストライプ状をなす活性層3を左右方向から挟んで、逆導電型接合の電流狭窄層5a・6が形成されているので、電流はストライプ状の活性層3のみを流れることになる。そして、量子井戸層等よりなる活性層3内で、活発に電子の再結合が発生して、活性層3を構成する半導体のバンドギャップに対応して決定される波長のルミネッセンス光を発光する。このルミネッセンス光は

すべての方向に発光するが、活性層3は光放出方向(図において紙面に垂直な方向)を除いて、上下左右とも屈折率の小さいInP層に囲まれているので、光は活性層3中に閉じ込められる。一方、光放出方向(図において紙面に垂直な方向)には高反射膜が形成されているので、光は活性層3内を光放出方向に往復することによって增幅されて、レーザとして機能することになる。

【0005】上記の構造の場合、しきい値電流は1mA程度であり、実用できる程度である。また、遠視野像半10値幅の水平・垂直方向のアスペクト比は1.2程度であるため、光ファイバーとの結合効率も良好であり、この点からも実用できる程度である。

【0006】

【発明が解決しようとする課題】上記構造の半導体レーザ装置の特性は実用可能な程度であるが、しきい値電流をさらに低下したいと云う要望がある。

【0007】本発明の目的はこの要望に応えることにある、しきい値電流がより低い半導体レーザ装置を提供することにある。

20【0008】

【課題を解決するための手段】上記の目的は、ストライプ状活性層の両側面に、活性層から滲み出した光を活性層にもどす方向に動作する反射鏡が設けられている半導体レーザ装置によって達成される。

【0009】そして、この反射鏡は電流狭窄層としても機能する構成とすることもできる。

【0010】

【作用】本発明に係る半導体レーザ装置においては、ストライプ状活性層の両側面に、活性層から滲み出した光30を活性層にもどすように動作する反射鏡が設けられているので、光の閉じ込め効率が良好であり、しきい値電流が低下する。

【0011】

【実施例】以下、図面を参照して、本発明の四つの実施例に係る半導体レーザ装置について説明し、本発明の構成と特有の効果とを明らかにする。

【0012】第1例

図2参照

有機金属気相成長法(以下MOCVD法と云う。)を使40用して、n型InP基板1上に、n型InP層よりなる下部クラッド層2を形成し、次に、バンドギャップ波長が1.1μm、1.05μm、1.0μm及び0.95μmのInGaAsP層よりなる4ステップの下部グレーデッドインデックスセパレートコンファインメントヘテロストラクチャー層(以下GRIN-SCHE層と云う。)3aを形成し、その上に、バンドギャップ波長が1.36μmであるInGaAsP層よりなる井戸層とバンドギャップ波長が1.1μmであるInGaAsP層よりなるバリヤ層との8ペアよりなる量子井戸(MQ50W)活性層3を形成し、さらにその上に、バンドギャッ

波長が0.95μm、1.0μm、1.05μm及び1.1μmのInGaAsP層よりなる4ステップの上部GRIN-SCH層3bを形成し、その上に、p型InP層よりなる上部クラッド層4を形成する。

【0013】その上に、ストライプに対応して、SiN膜よりなるマスク4aを形成する。この工程は気相成長法(CVD法)とバッファードフッ酸(フッ酸の希釈液)をエッチャントとするウェットエッチング法とを使用して容易に実行できる。

【0014】図3参照

SiN膜よりなるマスク4aとプロムメタノール等プロム系エッチャントを使用してなすウェットエッチング法とを使用して、上部クラッド層4と上部GRIN-SCH層3bとMQW活性層3と下部GRIN-SCH層3aとをストライプ状にエッチングする。このとき、ストライプはマスク4aの下部まで、いくらかサイドエッチされることは避け難い。さらに、下部クラッド層2をメサ状にエッチングする。

【0015】図4参照

再びMOCVD法を使用して、バンドギャップ波長が1.1μmであり厚さが入/4n1(但し、入は発光波長であり、n1はInGaAsPの屈折率である。)であるp型InGaAsP層と厚さが入/4n2(但し、入は発光波長であり、n2はInPの屈折率である。)であるp型InP層とを交互に各5層積層した分布帰還型光反射層(DBR層)5とn型InP層6との組み合わせよりなる電流狭窄層を形成する。なお、バンドギャップ波長が1.1μmであるInGaAsPの屈折率n1は3.32であり、InPの屈折率n2は3.21である。

【0016】本発明では、DBR層の反射率をより高くすることが、しきい値電流を低下させるために好ましいため、上記の組み合わせの場合、DBR層のペア数は5以上とすることが好ましい。また、少ないペア数で、高い反射率を得るため、屈折率差が大きくなるペアが望ましい。しかし、InP系材料の場合、InPに対して屈折率差を大きくするためには、バンドギャップ波長の大きいInGaAsP層を用いなければならない。このため、発振波長に近づきすぎると逆に吸収されてしまうので損失となってしまう。このようなことから、発振波長1.3μmで発振する素子の場合は、InPとバンドギャップ波長が1.1~1.2μm程度であるInGaAsPとのペアが好ましく、InGaAsPのバンドギャップ波長は1.15μmが特に好ましい。また、発振波長1.55μmで発振する素子の場合は、InPとバンドギャップ波長が1.20~1.40μm程度であるInGaAsPとのペアが好ましく、InGaAsPのバンドギャップ波長は1.30μmが特に好ましい。

【0017】使用済みのSiN膜よりなるマスク4aを除去する。

【0018】図1参照

さらにMOCVD法を使用して、p型InP層よりなる第2上部クラッド層7とp型InGaAs層よりなるコンタクト層8とを形成する。その上に、Ti/Pt/Au層よりなる正電極9を形成する。

【0019】n型InP基板1の厚さを100μm程度に研磨して、その下に、AuGe/Au層よりなる負電極10を形成する。

【0020】次に、共振器長が150~200μmになるように劈開し、両端面にSiO₂等の高反射膜(図示せず。)を形成する。

【0021】上記の工程をもって製造されたいわゆる埋め込みヘテロ構造の半導体レーザ装置の電流狭窄層は、DBR層5とn型InP層6との組み合わせよりなるので、電流狭窄効果が十分発揮されることは勿論、光閉じ込め効果も従来の場合より向上するので、しきい値電流が低下する。実験の結果によれば、しきい値電流は500μA程度であり、その他の条件は特に変更されていない半導体レーザ装置のしきい値電流の50%である。

【0022】なお、DBRの各層には、異なる屈折率を有する材料であれば使用できるが、少ないペア数で十分な反射率を有する組み合わせであればよいのであり、上記の例には限定されない。

【0023】第2例

図5参照

図に第2実施例に係る半導体レーザ装置の層構成図を示す。図1に示す例と相違する点は、電流狭窄層がアモルファスシリコン層とSiO₂層とを交互に積層したDBR層により構成されていることのみである。このアモルファスシリコン層とSiO₂層との積層体は絶縁物であり電流狭窄効果を有するとともに、発光波長に対して高反射率を有するので光閉じ込め効果も有し、しきい値電流を低下する効果を有する。屈折率は、Siが3.44であり、SiO₂が1.45であり、実施例1の組み合わせより少ないペア数で本発明の効果が得られるが、3ペア以上とすることが好ましい。

【0024】なお、本実施例においては、電流狭窄層5bを構成する絶縁物としてアモルファスシリコン層とSiO₂層との積層体を使用しているが、これは1例である。発光波長に対して高反射率を有すればよく、アモルファスシリコン層とSiO₂層との積層体に限定するものではない。

【0025】使用する材料は、屈折率が異なればよいが、少ないペア数で、十分な反射率を得るためにには、両材料の屈折率差が大きい程よいので、アモルファスシリコンと、酸化アルミニウム、窒化アルミニウム、窒化シリコン、フッ化マグネシウム、酸化マグネシウム等との組み合わせが使用可能である。特に、アモルファスシリコンと窒化アルミニウムとの組み合わせは熱伝導率が良好であるから、活性層の発熱の影響も低減できる利

点がある。たゞ、これらの材料は、格子定数が半導体のそれと大幅に異なるので、ペア数は少ないことが好ましい。信頼性が向上するからである。

【0026】第3例

図6参照

図に第3実施例に係る半導体レーザ装置の層構成図を示す。図5に示す例と相違する点は、電流狭窄層5bと下部クラッド層2・活性層3(GRIN-SCH層3a・3bを含む。)・上部クラッド層8との間にp型InP層よりなる保護層5cが付加されていることのみである。

【0027】この保護層5cの機能は活性層3(GRIN-SCH層3a・3bを含む。)の保護と横モードの安定などにある。

【0028】第4例

図7参照

図に第4実施例に係る半導体レーザ装置の層構成図を示す。図1に示す例と相違する点は、電流狭窄層が厚さが $\lambda/4n_1$ (λ は発光波長であり、 n_1 はInGaAsPの屈折率である。)のFeドープの半絶縁性InGaAsP層(バンドギャップ波長は1.1μm)と厚さが $\lambda/4n_2$ (λ は発光波長であり、 n_2 はInPの屈折率である。)のFeドープの半絶縁性InPとの5ペア5dとn型InP層6との組み合わせとされていることのみである。

【0029】FeドープのInGaAsP層とFeドープのInP層との積層体よりなるDBR層5dの機能は、電流狭窄効果と光閉じ込め効果に加えて、動作性を高速化することにある。この組み合わせの場合、キャパシタンスが低下するので動作速度が高速化し、本実施例に係る半導体レーザ装置においては、しきい値電流が低いことに加えて、動作速度が向上する利点がある。なお、他の半絶縁性半導体の組み合わせも使用できる。使用的半導体は屈折率が異なればよいが、少ないペア数で十分大きな反射率を得るために、両材料の屈折率差が大きいことが望ましい。

【0030】

【発明の効果】以上説明したように、本発明に係る半導体レーザ装置は、ストライプ状活性層の両側面に、活性層から滲み出した光を活性層にもどすように動作する反射鏡が設けられているので、電流狭窄層中に滲み出る自然放出光が活性層中に押しもどされ、光閉じ込め効果が向上して、しきい値電流が低下する。

【0031】なお、上記の実施例にあっては、活性層には、GRIN-SCH層に挟まれた量子井戸層が使用されているが、これは1例であり、本発明を限定するもの

ではない。また、上記の実施例では、反射鏡としてDBRのみを例示したが、本発明はこれに限定されるものではなく、例えばコルゲーション構造であっても同様の効果を得ることが出来るのであり、本発明の範囲に含まれる。さらに、第2・第3実施例から明らかのように、いわゆる埋め込み構造だけでなく、少なくとも上部クラッド層とコンタクト層とがメサ状に突出している、いわゆるリッジストライプ構造であってもよい。

【図面の簡単な説明】

10 【図1】本発明の第1実施例に係る半導体レーザ装置の層構成図である。

【図2】本発明の第1実施例に係る半導体レーザ装置の製造工程図である。

【図3】本発明の第1実施例に係る半導体レーザ装置の製造工程図である。

【図4】本発明の第1実施例に係る半導体レーザ装置の製造工程図である。

【図5】本発明の第2実施例に係る半導体レーザ装置の層構成図である。

20 【図6】本発明の第3実施例に係る半導体レーザ装置の層構成図である。

【図7】本発明の第4実施例に係る半導体レーザ装置の層構成図である。

【図8】従来技術に係る半導体レーザ装置の層構成図である。

【符号の説明】

1 n型InP基板

2 下部クラッド層(n型InP)

3 活性層(MQW)

30 3a 下部GRIN-SCH層

3b 上部GRIN-SCH層

4 上部クラッド層(p型InP)

4a マスク(SiN)

5 DBR層

5a p型InP層

5b 電流狭窄層(アモルファスシリコン層とSiO₂層とのペア)

5c 保護層(p型InP)

5d Feドープの半絶縁性InGaAsP層とFe

40 ドープの半絶縁性InP層とのペア

6 n型InP層

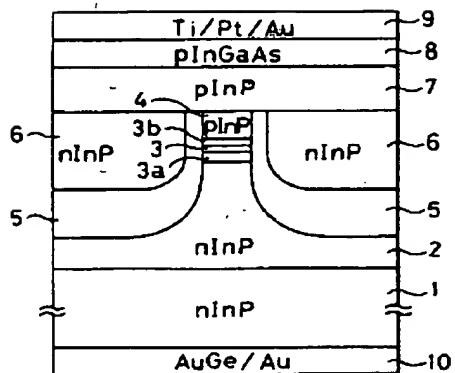
7 第2上部クラッド層(p型InP)

8 コンタクト層(p型InGaAs)

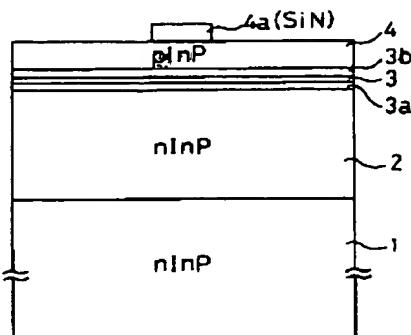
9 正電極

10 負電極

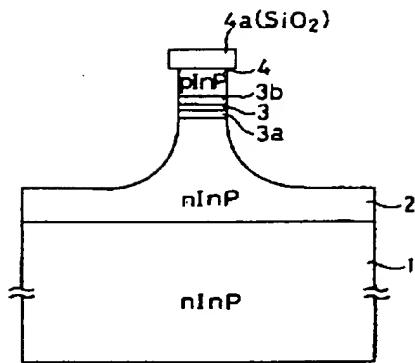
【図1】



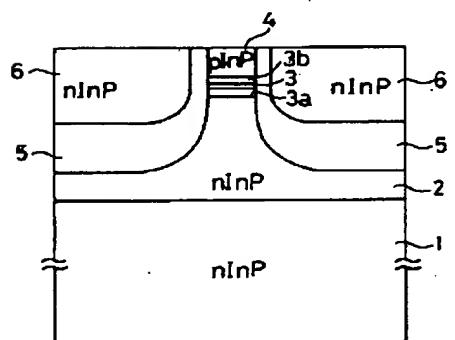
【図2】



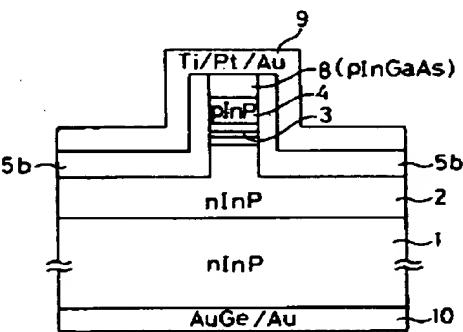
【図3】



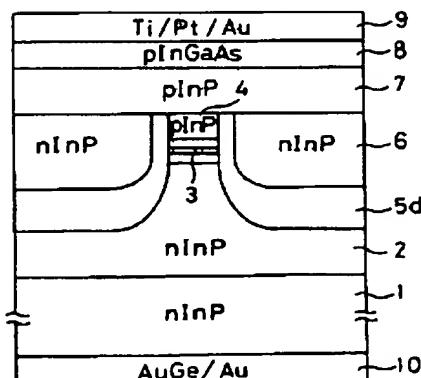
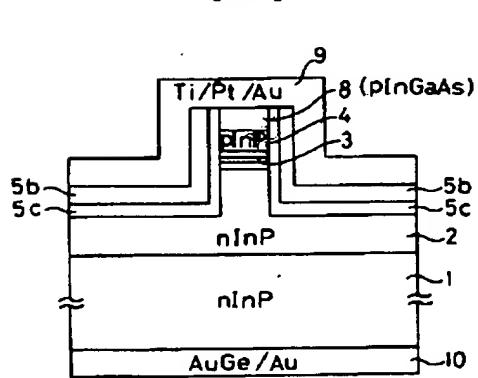
【図4】



【図5】



【図6】



【図7】

【図8】

